

2025

任务 2：层次电路图的原理图元
件 制 作

陈学平

2025-06-24



在 Altium Designer 20 中创建原理图元件库，依据元件 datasheet 绘制如芯片、电阻、电容等原理图元件，包括外形轮廓、引脚定义、电气属性设置等，确保元件符号准确反映其功能与引脚特性，为层次电路图绘制提供基础元件库。



原理图元件是电路设计的基础单元，其准确性直接影响原理图的可读性与正确性。需根据元件实际引脚功能（如电源引脚、信号输入输出引脚、接地引脚等）绘制符号，注意引脚编号、名称与 datasheet 一致，外形轮廓简洁规范。例如，绘制一个 DIP 封装的 HYPERLINK

```
"coco://sendMessage?ext={"s$wiki_link":"https://m.baike.com/wikii  
d/7179101040553574452"}&msg=%E5%8D%95%E7%89%87%E6%9  
C%BA" \t "https://www.doubao.com/thread/_blank"
```

单片机元件，需明确每个引脚的功能，如时钟引脚、数据总线引脚等。

建立原理图元件库

以下只是示例，具体原理图元件请参考任务实施部分。
打开 Altium Designer 20，在 “Hierarchical_Design.PrjPCB” 工程中，
右键选择 “Add New to Project” → “Schematic Library”，保存为
“My_SchLib.SchLib”。



点击 “Tools” → “Document Options” ， 设置图纸尺寸为默认， 网格线捕捉间距 10mil。



以绘制一个简单的双列直插式 (DIP) HYPERLINK

"coco://sendMessage?ext={"s\$wiki_link":"https://m.baik.com/wikii
d/7223831828549304335"}&msg=%E9%9B%86%E6%88%90%E7%94
%B5%E8%B7%AF" \t "https://www.doubao.com/thread/_blank" 集成
电路 为例, 点击 "Place" → "Rectangle" , 绘制一个矩形作为元件外形。

放置引脚及设置引脚属性

1

点击 “Place” → “Pin” 放置引脚。双击引脚，在 “Properties” 面板中设置：

2

“Designator”：引脚编号（如 1、2 等），确保与 datasheet 一致。

3

“Name”：引脚名称（如 VCC、GND、IN、OUT 等）。

4

“Electrical Type”：根据功能选择（如 Power、Ground、Input、Output 等）。

5

调整引脚长度，确保电气端点（带有 “x” 的一端）朝外。

6

重复放置引脚，完成所有引脚绘制。点击 “Tools” → “Rename Component”，命名为 “DIP_IC”。



放置引脚及设置引脚属性

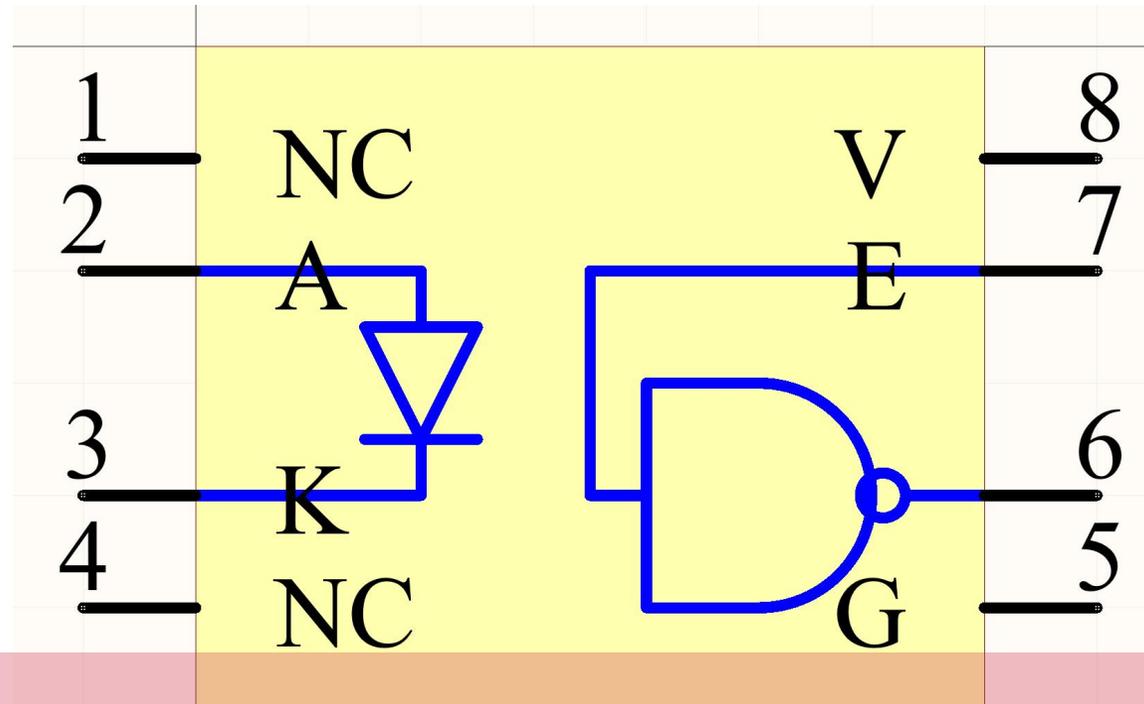


若需制作其他元件（如电阻、电容），重复上述步骤。电阻可绘制为矩形加两个引脚，电容根据类型（如电解电容、瓷片电容）绘制相应符号并设置引脚。



展示一个包含多种元件的层次电路图，提问“这些元件符号如何创建？”，引出原理图元件制作任务，强调元件库管理对项目复用的重要性。





下面介绍四层电路板原理图元件的制作，注意看引脚及编号。

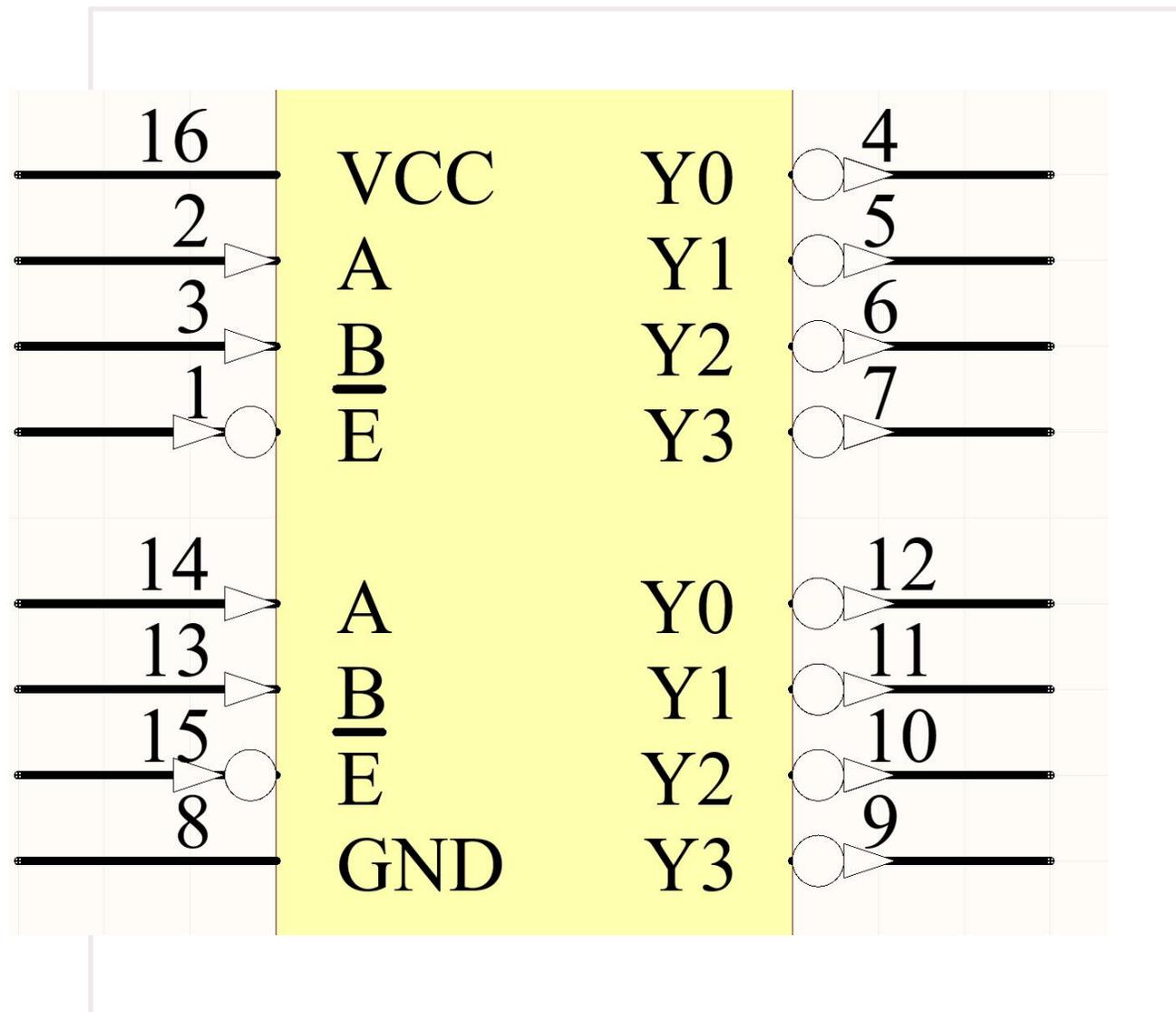
1.6N137，如图7-11所示。

图7-11 6N137

2.74LS139，如图7-12所示。



图7-12 74LS139
3.74LS245, 如图7-13所示。



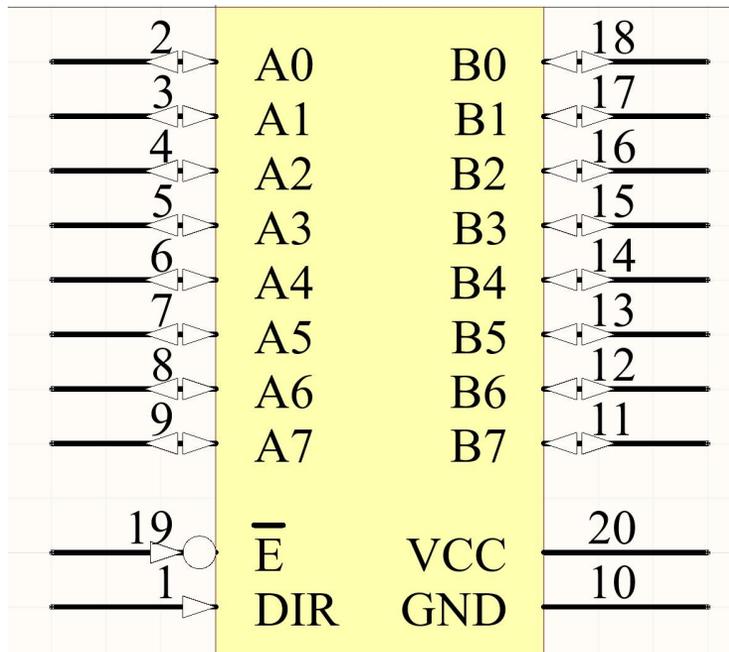


图7-13 74LS245
4.CAP, 如图7-14所示。

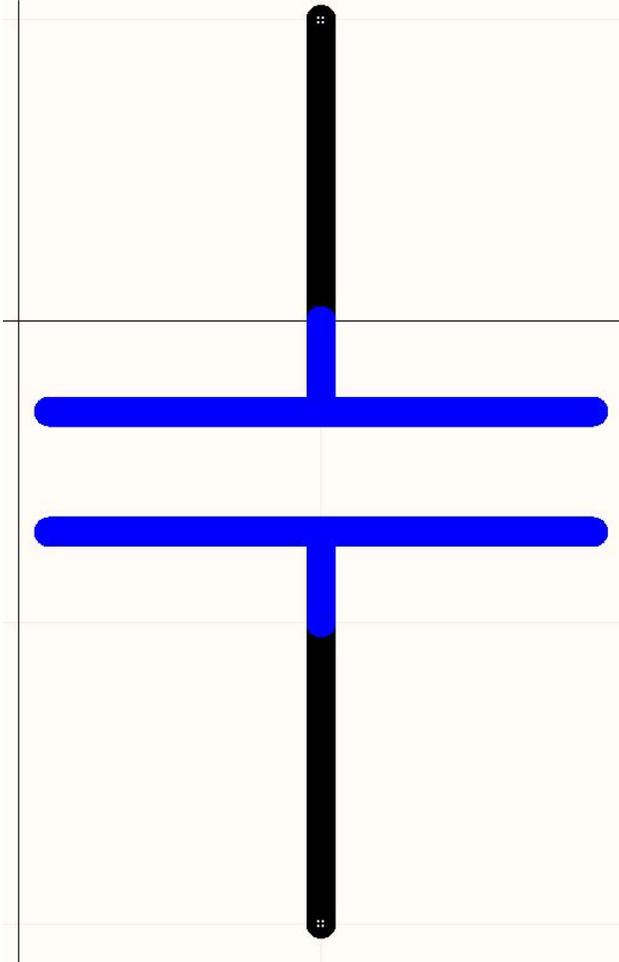
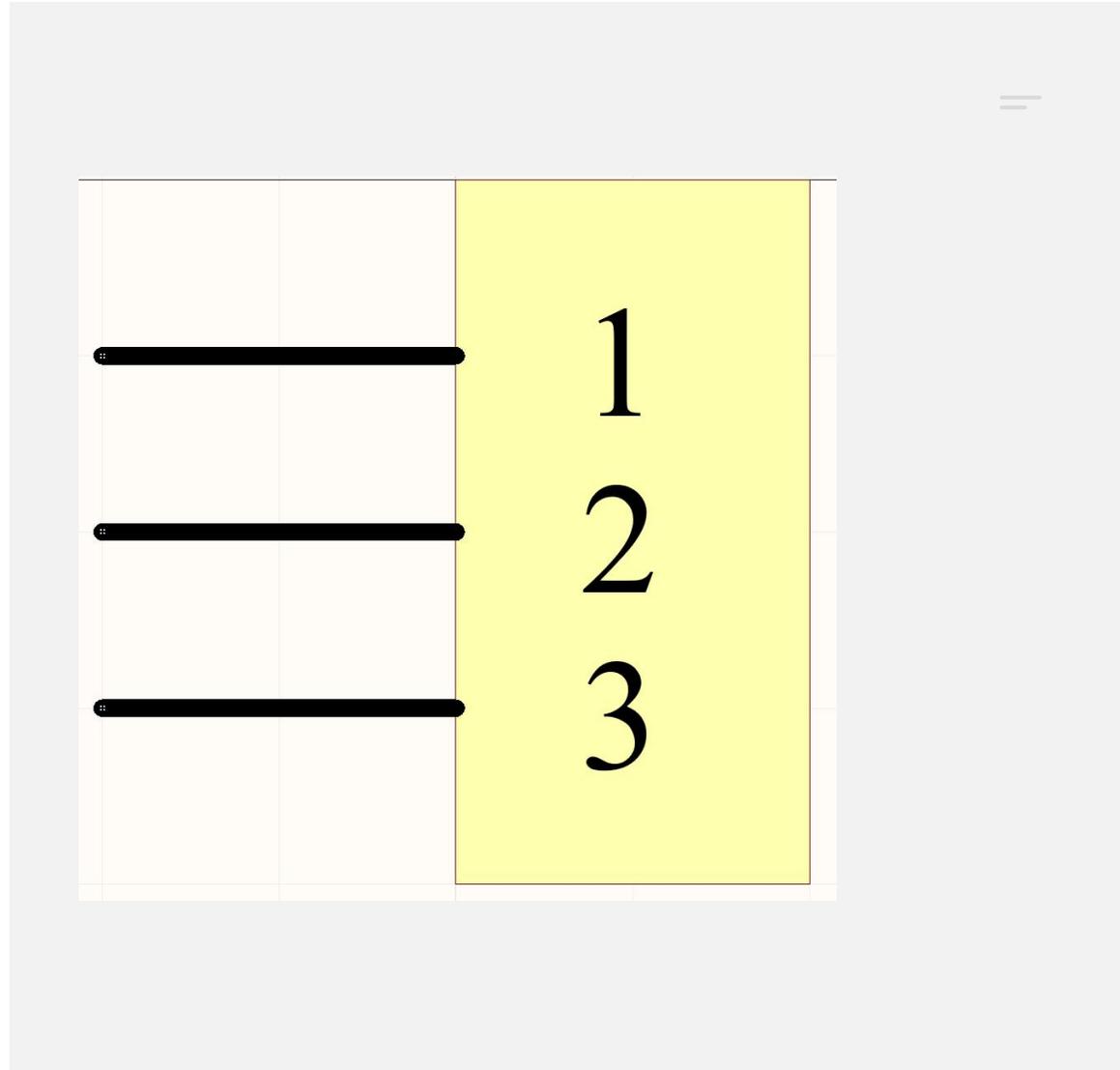


图7-14 CAP
所有CAP的元件图一样
5.CON3, 如图7-15所示。



图7-15 CON3
6.CON4, 如图7-16所示。



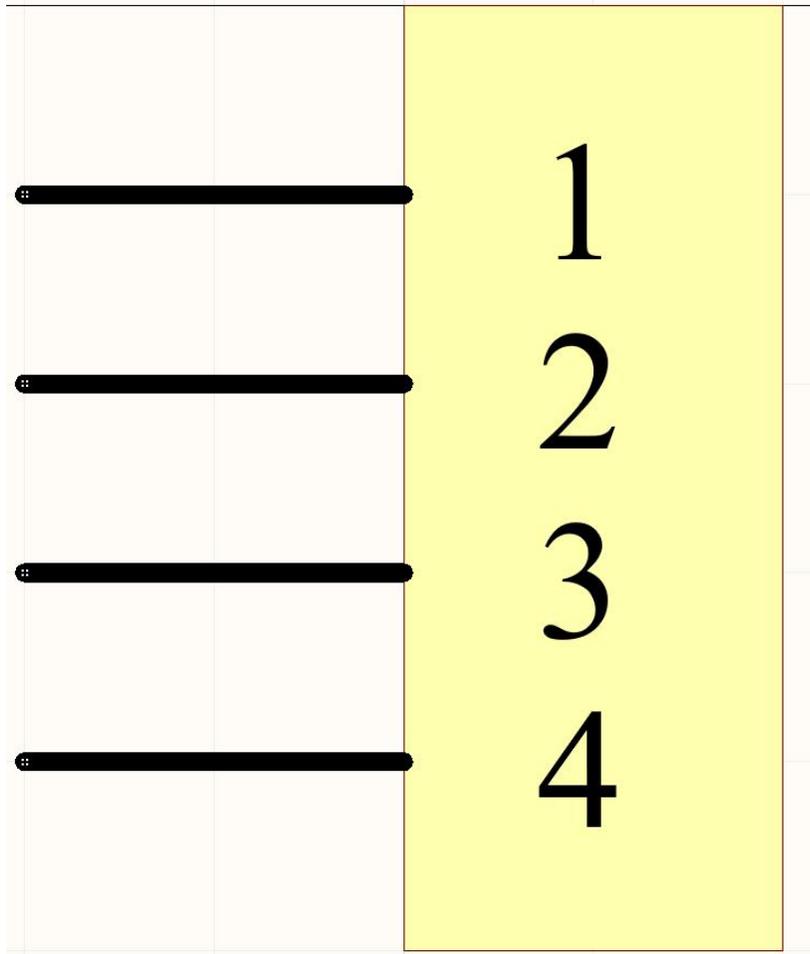


图7-16 CON4
7.CON10, 如图7-17所示。



图7-17 CON10
8.ELECTRO,如图7-18所
示。

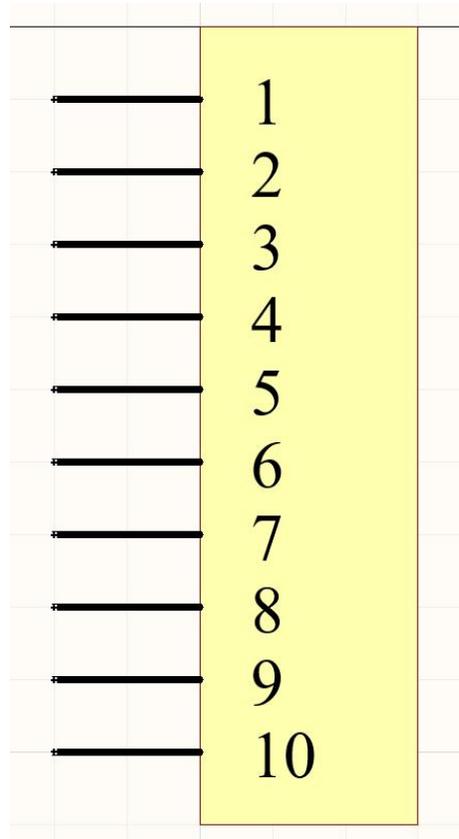




图7-18 ELECTRO
9.EPM7031AE, 如图7-19所示。

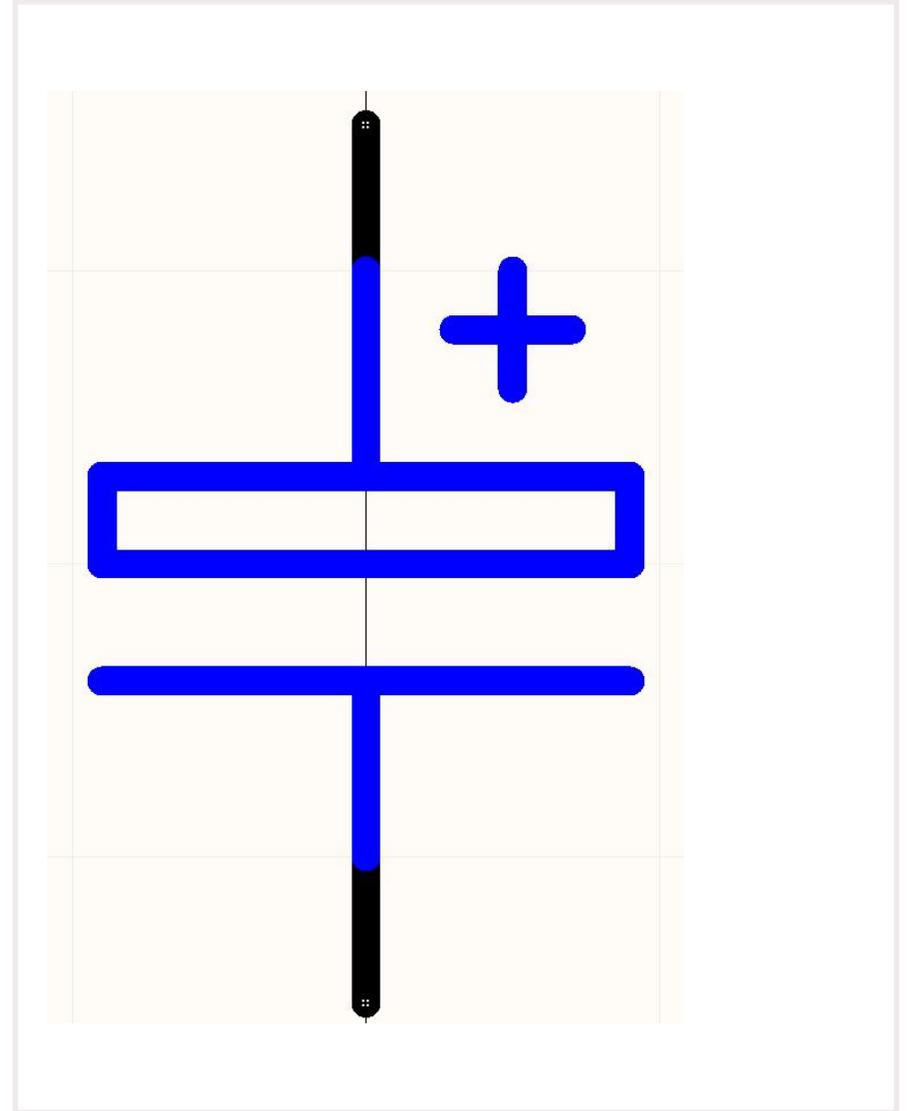




图7-19 EPM7031AE
10.JTAG_PORT, 如图7-20所示。

1	INPUT/GCLRn	INPUT/OE1n	44
2	INPUT/OE2/GCLK2	INPUT/GCLK1	43
3	VCC	GND	42
4	I/O	I/O	41
5	I/O	I/O	40
6	I/O	I/O	39
7	I/O/TDI	I/O/TDO	38
8	I/O	I/O	37
9	I/O	I/O	36
10	GND	VCC	35
11	I/O	I/O	34
12	I/O	I/O	33
13	I/O/TMS	I/O/TCK	32
14	I/O	I/O	31
15	VCC	GND	30
16	I/O	I/O	29
17	I/O	I/O	28
18	I/O	I/O	27
19	I/O	I/O	26
20	I/O	I/O	25
21	I/O	I/O	24
22	GND	VCC	23



图7-20 JTAG_PORT
11.LA_28NP, 如图7-21所示。

1	TMS	/TRST	2
3	TDI	GND	4
5	PD	NC	6
7	TDO	GND	8
9	TCK_RET	GND	10
11	TCK	GND	12
13	EMU0	EMU1	14

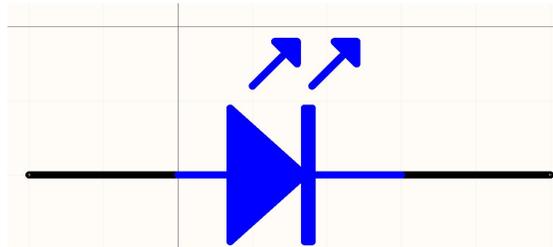


图7-22 LED
13.LM2901, 如图7-23所示。



图7-23 LM2901
14.LM2902, 如
图7-24所示。

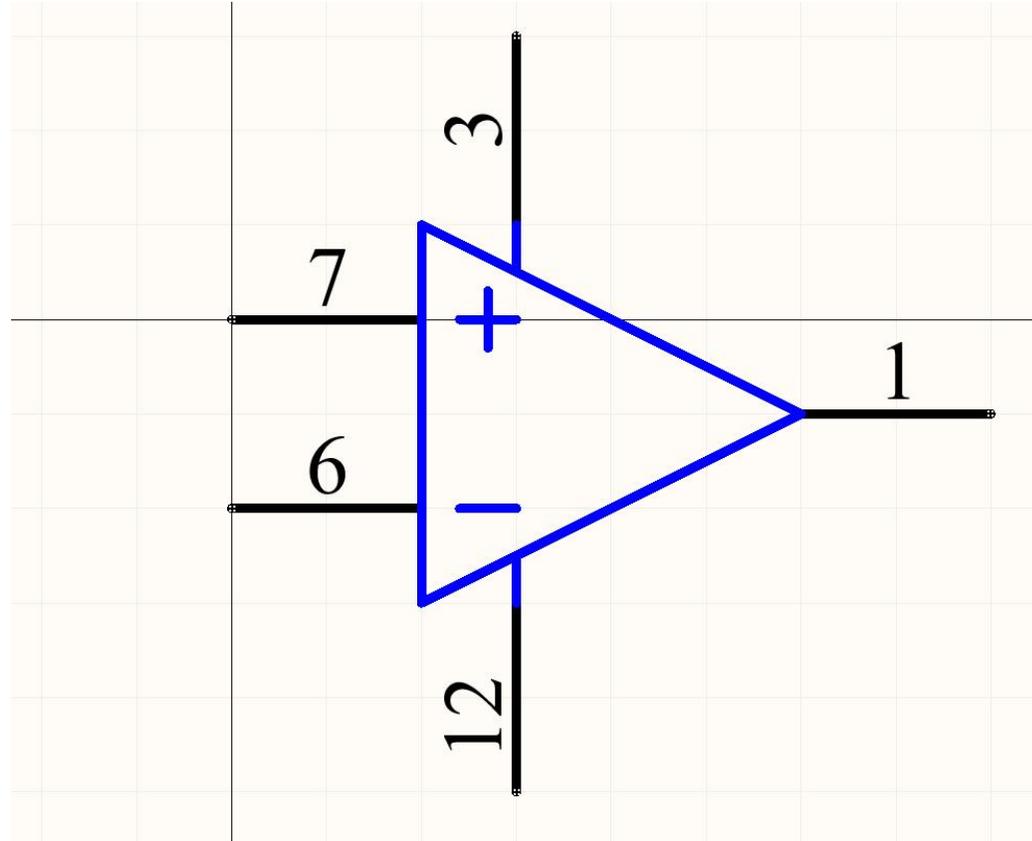




图7-24 LM2902
15.MC79L15CP,如图7-
25所示。

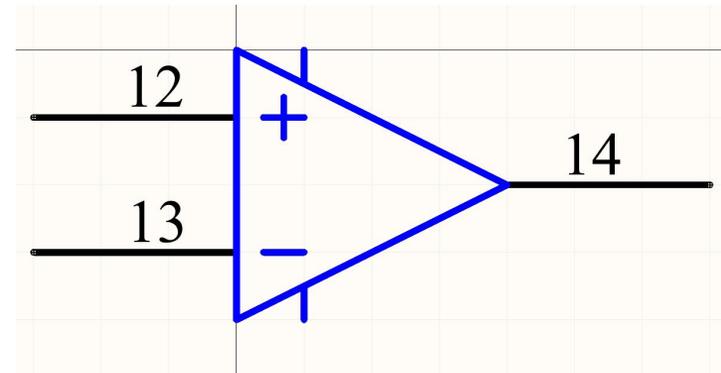
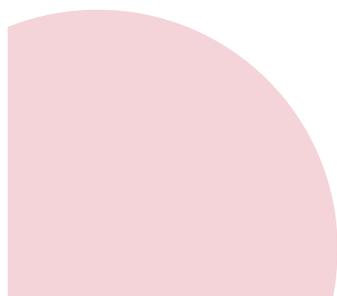
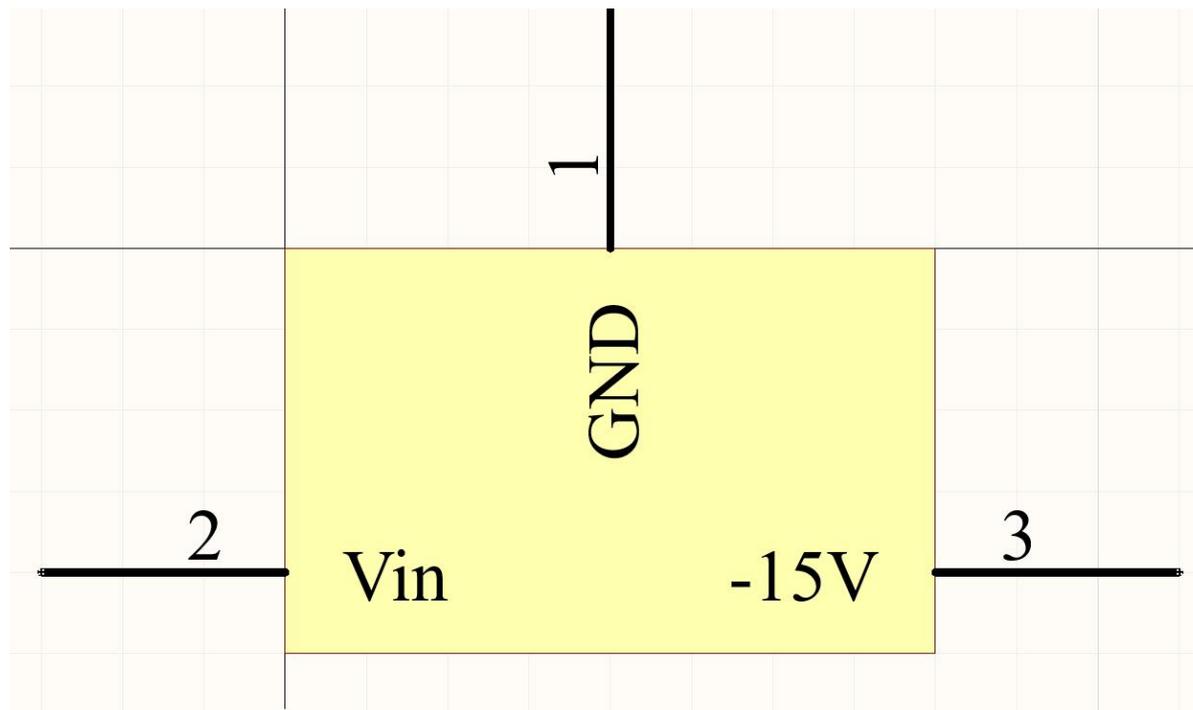




图7-25 MC79L15CP
16.MC7805, 如图7-26所示。



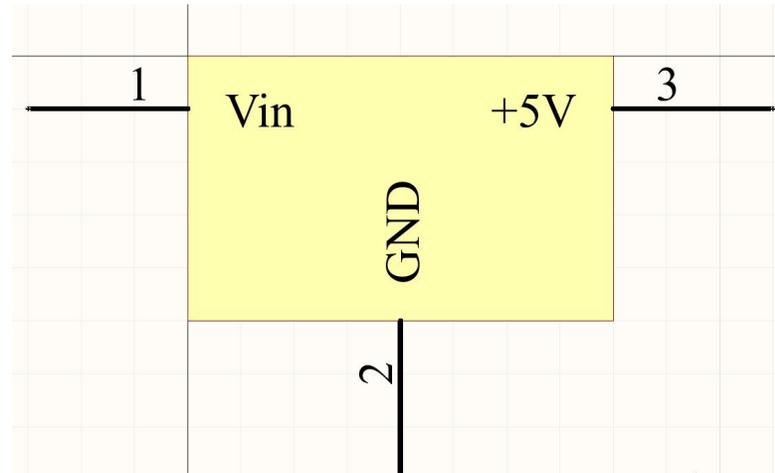


图7-26 MC7805
17.MC7815T,如图7-27所示。

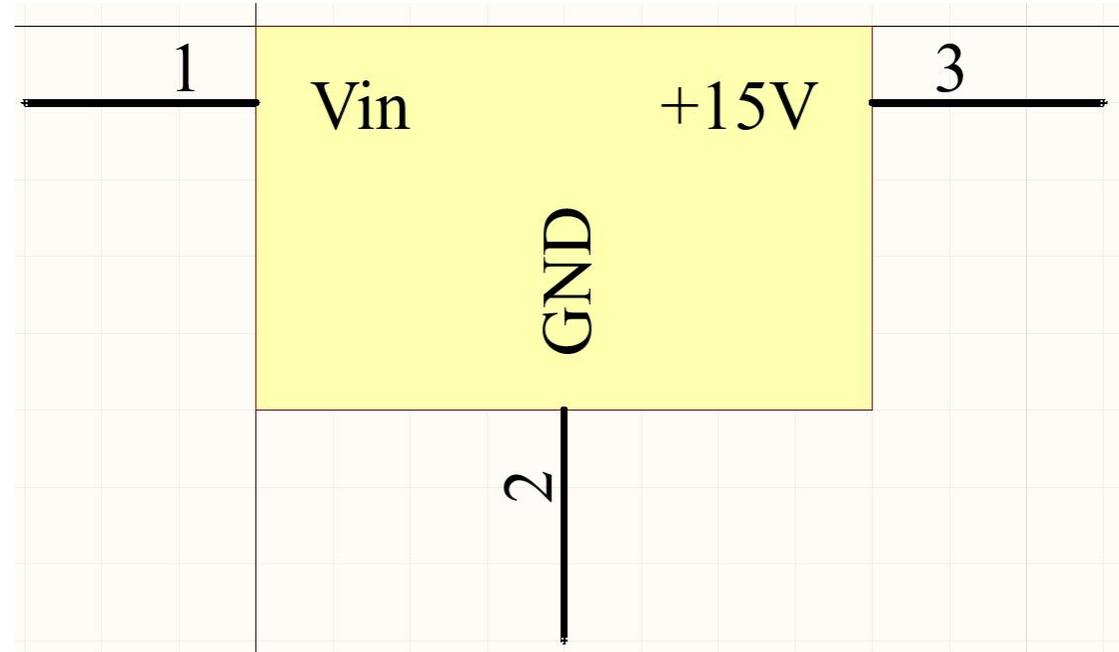


图7-27 MC7815T
18.OSC, 如图7-28所示。

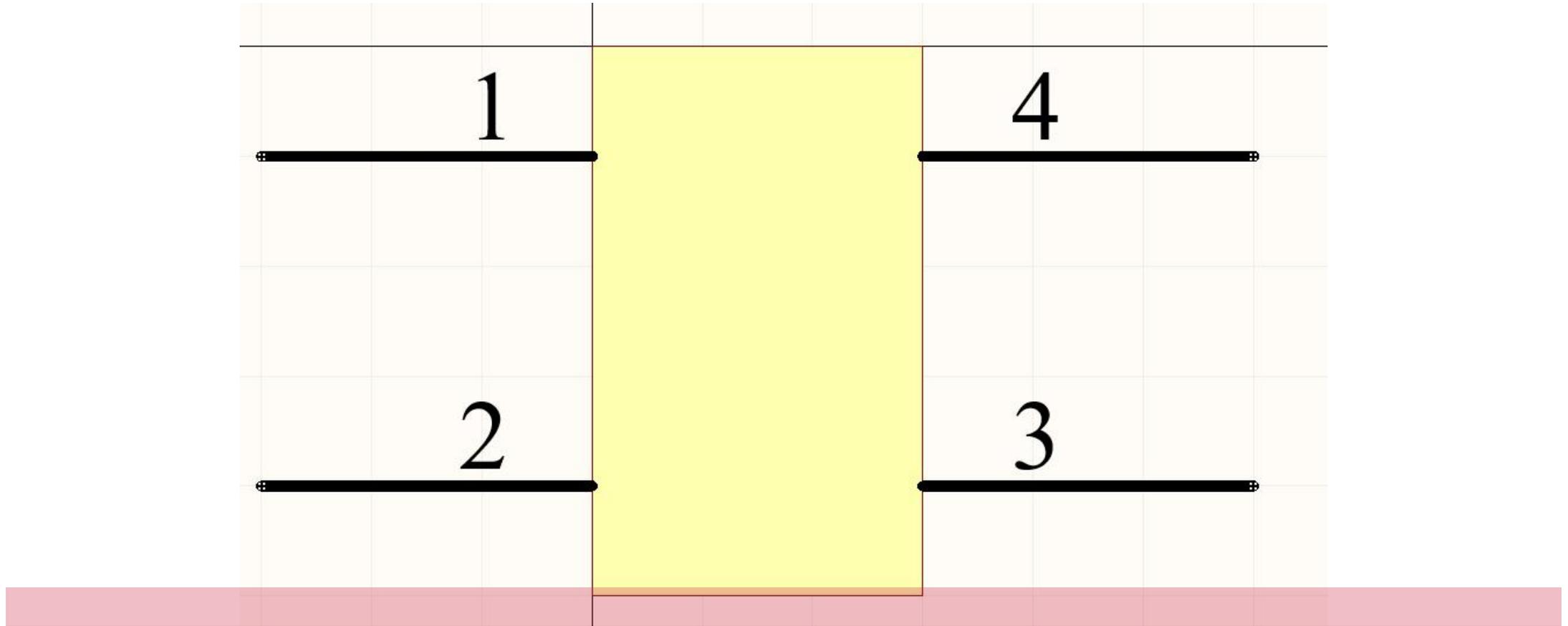
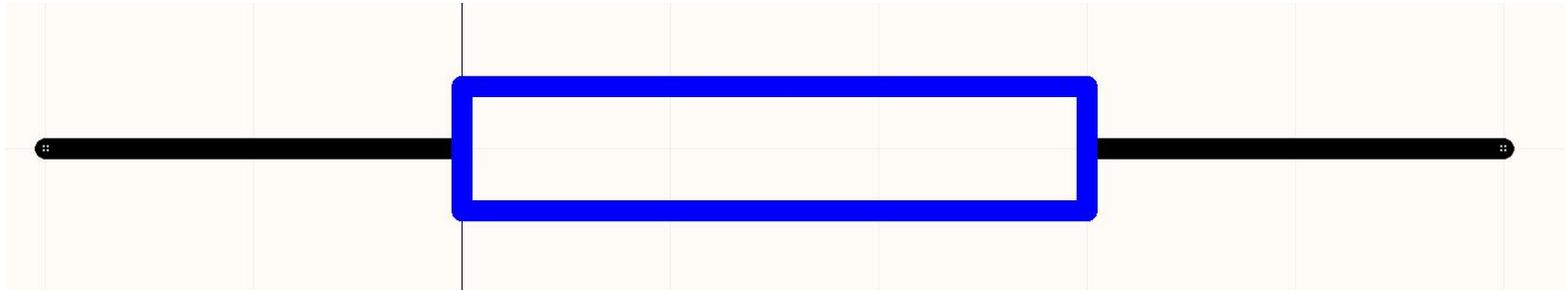


图7-28 OSC

19.RES, 如图7-29所示。



图7-29 RES
20.SLOT96, 如图7-30所示。





a1		b1		c1
a2		b2		c2
a3		b3		c3
a4		b4		c4
a5		b5		c5
a6		b6		c6
a7		b7		c7
a8		b8		c8
a9		b9		c9
a10		b10		c10
a11		b11		c11
a12		b12		c12
a13		b13		c13
a14		b14		c14
a15		b15		c15
a16		b16		c16
a17		b17		c17
a18		b18		c18
a19		b19		c19
a20		b20		c20
a21		b21		c21
a22		b22		c22
a23		b23		c23
a24		b24		c24
a25		b25		c25
a26		b26		c26
a27		b27		c27
a28		b28		c28
a29		b29		c29
a30		b30		c30
a31		b31		c31
a32		b32		c32

图7-30 SLOT96
21.SN65HVD25, 如图7-31
所示。



1	D	RS	8
2	GND	CANH	7
3	V _{cc}	CANL	6
4	R	V _{ref}	5

图7-31 SN65HVD25
22.SW DIP-4, 如图7-32所示。

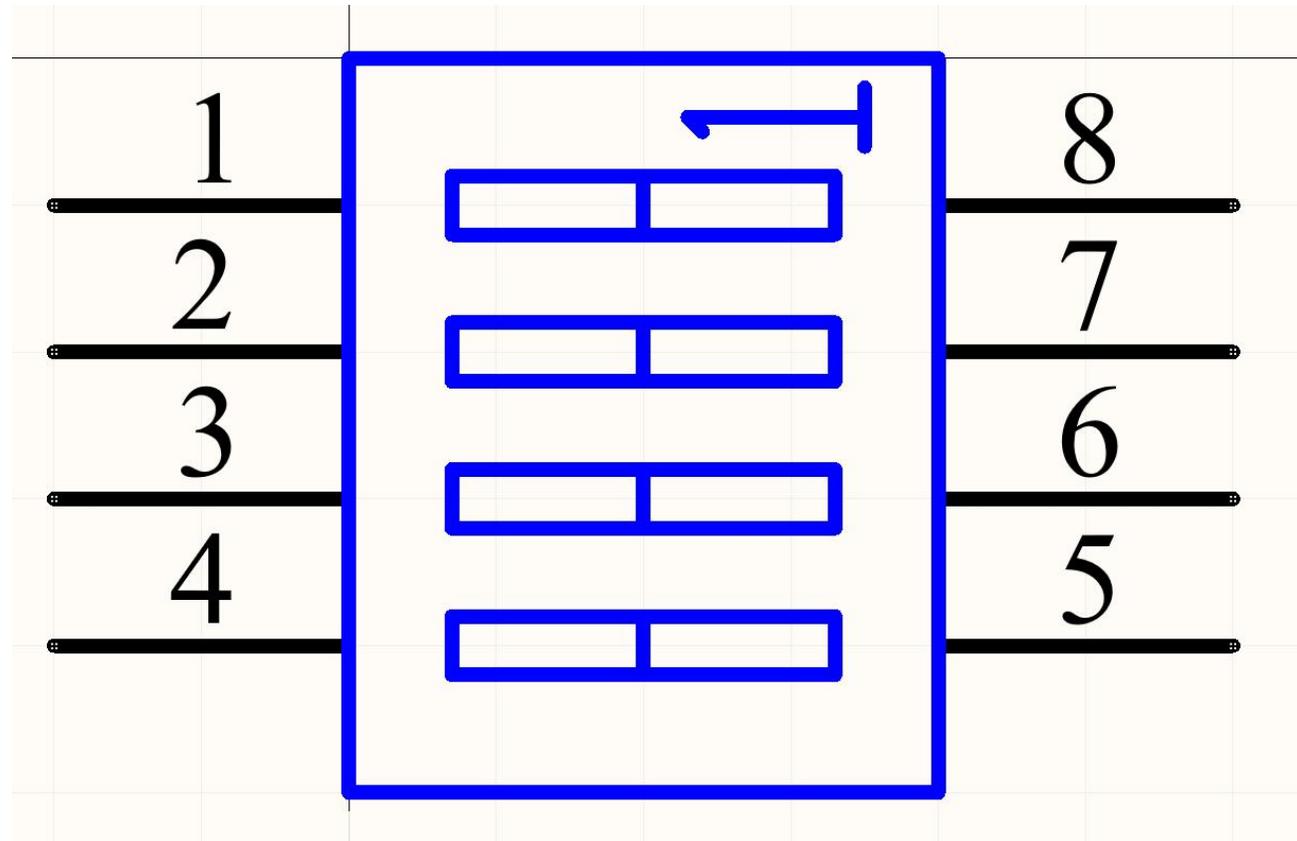


图7-32 SW DIP-4
23.TCM809，如图7-33所示。

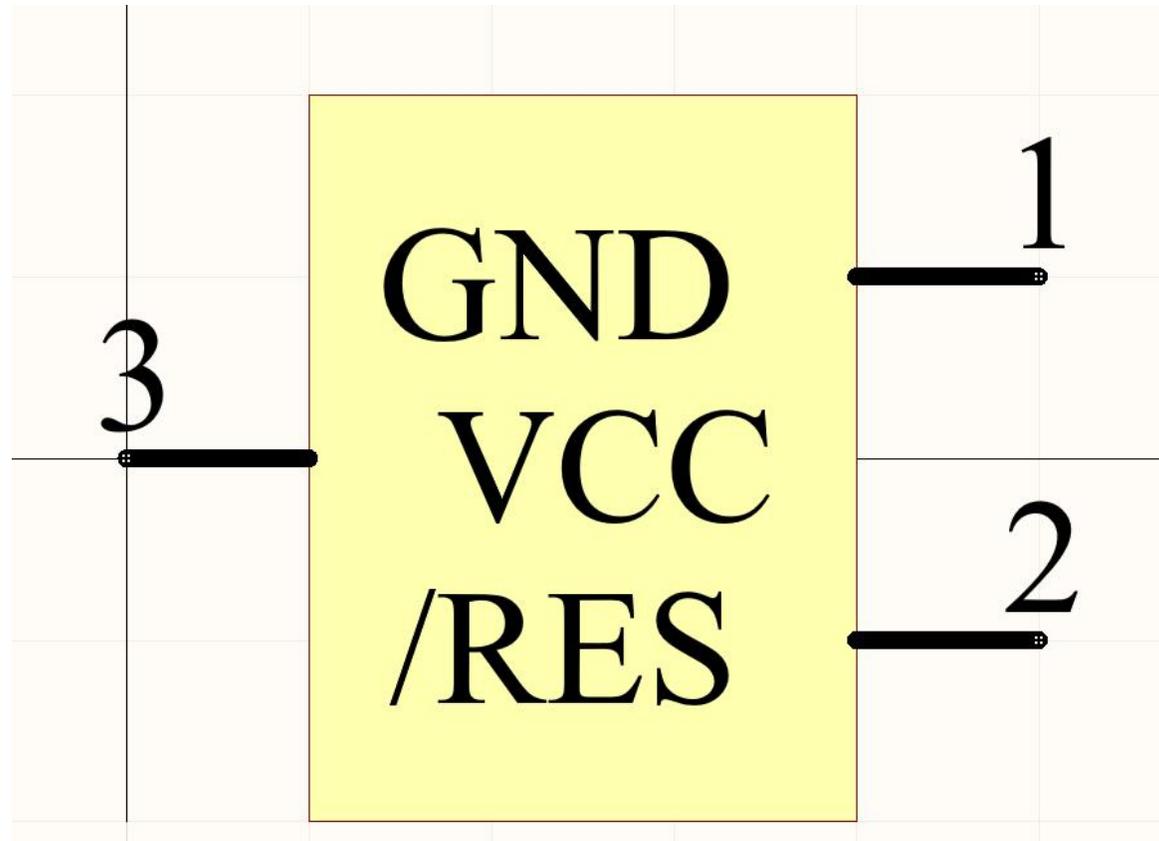
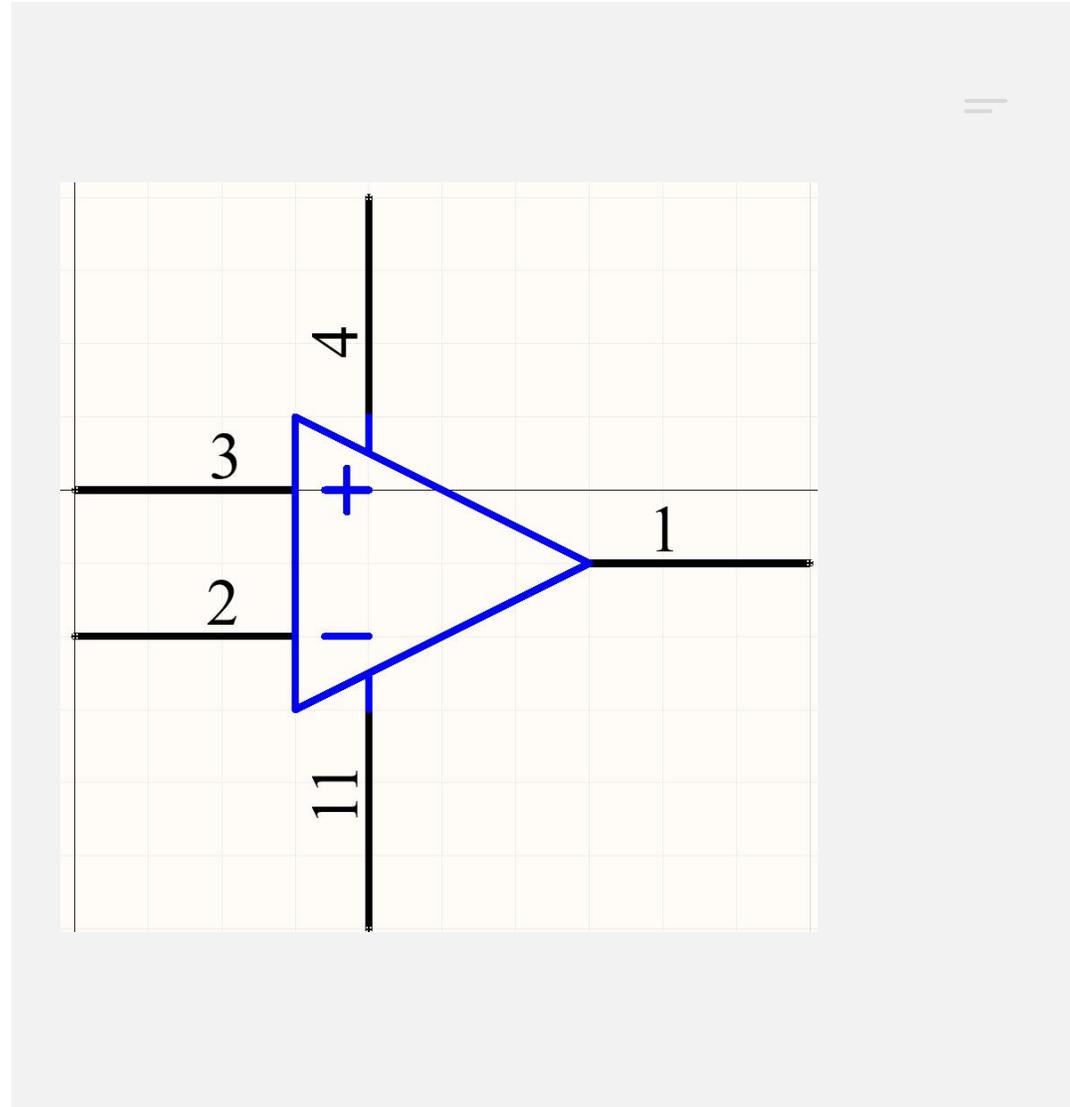


图7-33 TCM809
24.TL374，如图7-34所示。



图7-34 TL374
25.TMS2407A,如图7-35所示。



任务实施

83	CAP1/QEP1/IOPA3	ADCIN00	112	31	A15	D15	27
79	CAP2/QEP2/IOPA4	ADCIN01	110	34	A14	D14	24
75	CAP3/IOPA5	ADCIN02	107	39	A13	D13	22
56	PWM1/IOPA6	ADCIN03	105	43	A12	D12	20
54	PWM2/IOPA7	ADCIN04	103	45	A11	D11	17
52	PWM3/IOPB0	ADCIN05	102	48	A10	D10	15
47	PWM4/IOPB1	ADCIN06	100	51	A9	D9	13
44	PWM5/IOPB2	ADCIN07	99	53	A8	D8	9
40	PWM6/IOPB3	ADCIN08	113	57	A7	D7	5
16	T1PWM/T1CMP/IOPB4	ADCIN09	111	61	A6	D6	143
18	T2PWM/T2CMP/IOPB5	ADCIN10	109	64	A5	D5	138
14	TDIRA/IOPB6	ADCIN11	108	68	A4	D4	136
37	TCLKINA/IOPB7	ADCIN12	106	71	A4	D4	134
		ADCIN12	104	74	A3	D3	132
88	CAP4/QEP3/IOPE7	ADCIN13	101	78	A2	D2	130
81	CAP5/QEP4/IOPE0	ADCIN14	98	80	A1	D1	127
69	CAP6/IOPE1	Vrefhi	115		A0	D0	
65	PWM7/IOPE1	Vreflo	114	87	/DS	Vdd	29
62	PWM8/IOPE2	Vcca	116	82	/IS	Vdd	50
59	PWM9/IOPE3	Vssa	117	84	/PS	Vdd	86
55	PWM10/IOPE4			92	R/W	Vdd	129
46	PWM11/IOPE5	XTAL1/CLKIN	123	19	WIR/IOPC0		
38	PWM12/IOPE6	XTAL2	124	93	RD	Vss	28
8	T3PWM/T3CMP/IOPE2	PLLvccA	12	89	/WE	Vss	49
6	T4PWM/T4CMP/IOPE3	BOOT_EN/XF	121	96	/STRB	Vss	85
2	TDIRB/IOPE4	PLL_FLASH	11	120	READY	Vss	128
126	TCLKINB/IOPE5	引导程序及其他	PLLF2	118	MP/MC		
			PLLF2	122	ENA_144	Vddo	4
133	RS		Vccp	58	/VTS_OE	Vddo	42
7	/PDPINTA	外部中断 时钟	TP1	60		Vddo	67
23	XINT1/IOPA2		TP2	63		Vddo	77
21	XINT2/ADCSOC/IOPD0		/BIO/IOPC1	119		Vddo	95
73	CLKOUT/IOPE0					Vddo	141
137	/PDPINTB					Vddo	
			EMU0	90		Vsso	3
70	CANRX/IOPC7		EMU1/OFF	91		Vsso	41
72	CANTX/IOPC6		TCK	135		Vsso	66
25	SCITXD/IOPA0	CAN SCI SPI	TDI	139		Vsso	76
26	SCIRXD/IOPA1		TDO	142		Vsso	94
35	SPTCLK/IOPC4	仿真和测试	TMS	144		Vsso	125
30	SPISIMO/IOPC2		TMS2	36		Vsso	140
32	SPISOML/IOPC3		/TRST	1			
33	/SPISTE/IOPC5	TMS2407A-1					

图7-35 TMS2407A
26.TPS77833, 如图7-36所示。



图7-36 TPS77833
27.TRANS1, 如图7-37所示。

1	GND	PG	8
2	/EN	NC	7
3	IN	OUT	6
4	IN	OUT	5

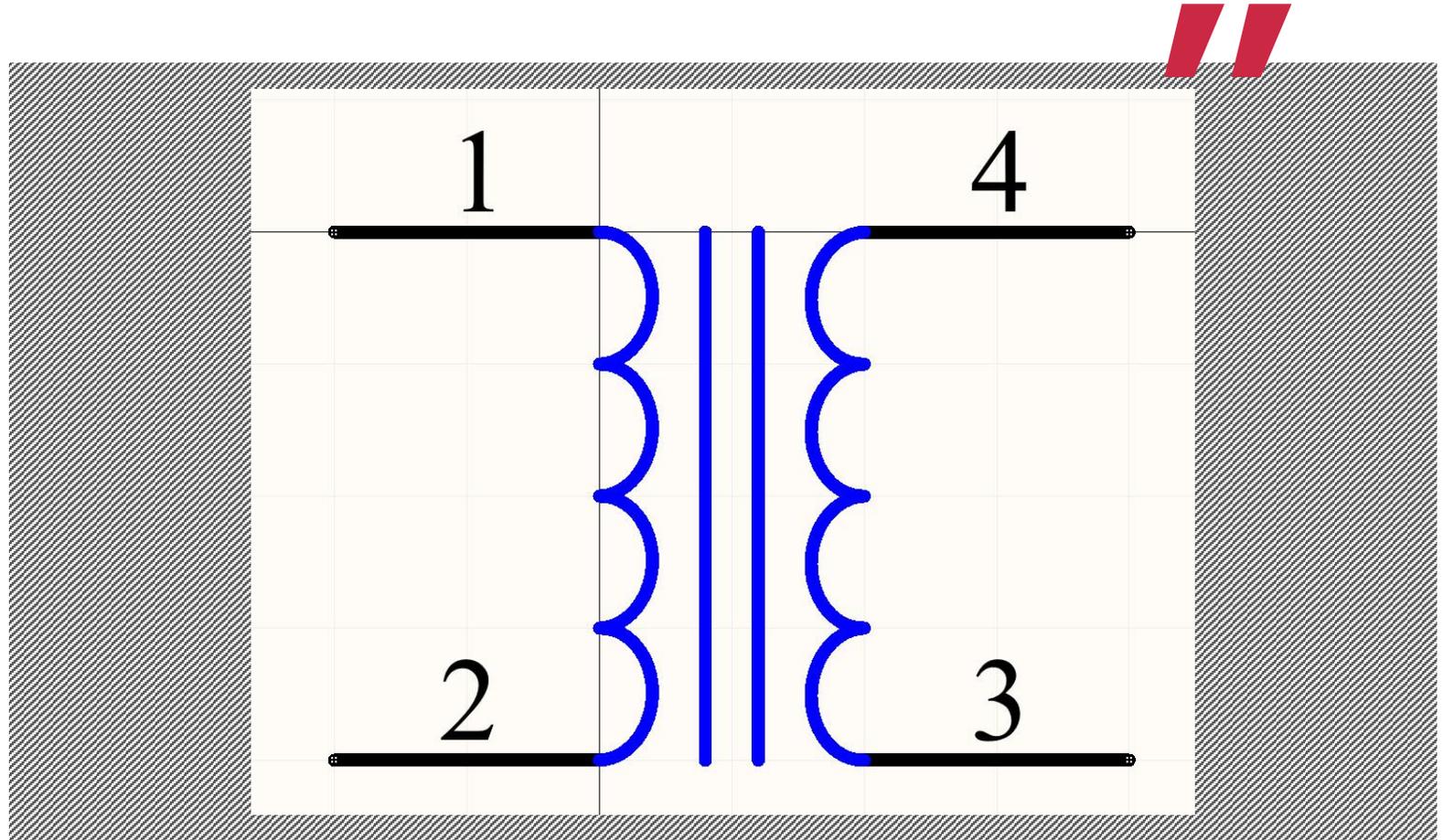
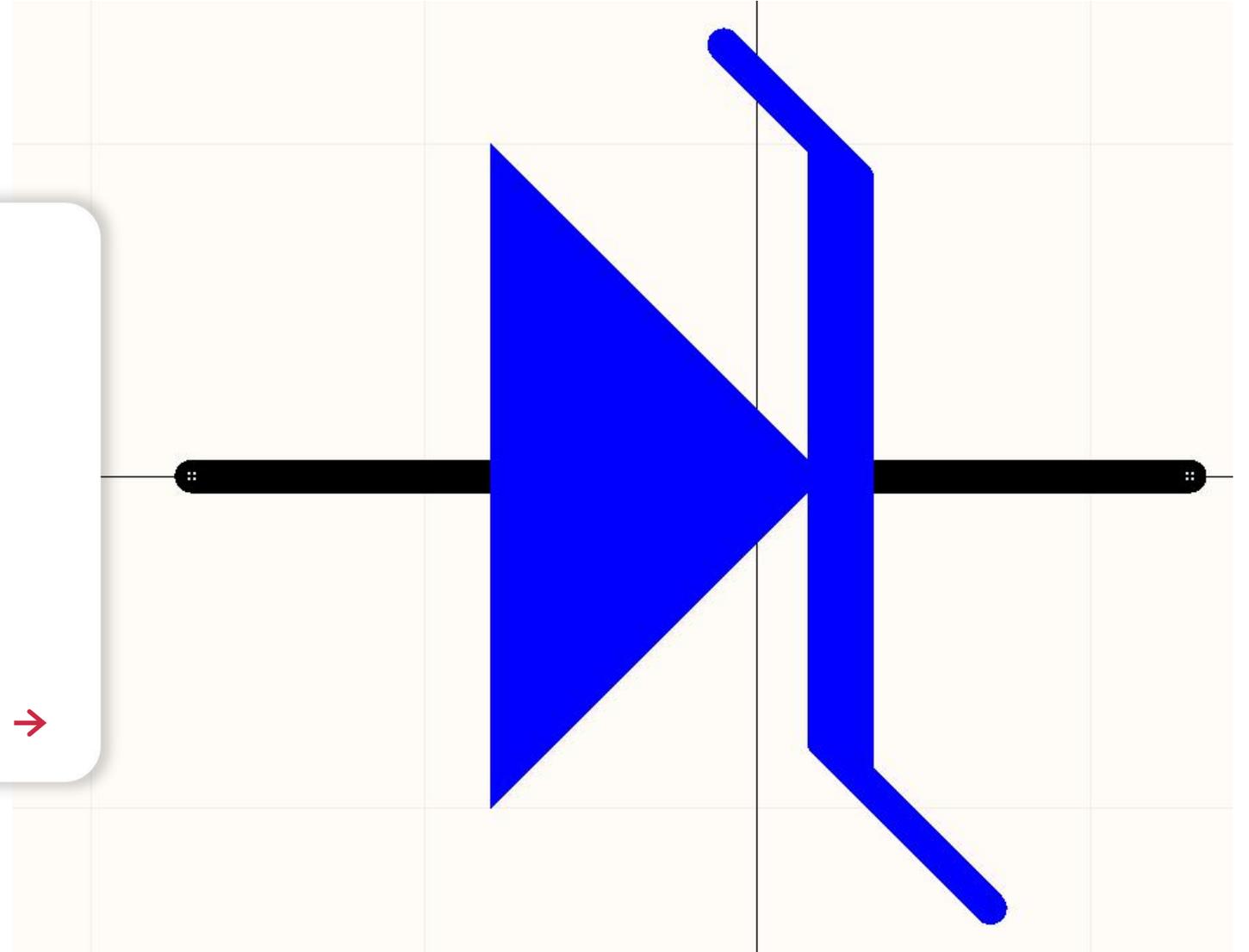


图7-37 TRANS1
28.TVS, 如图7-38所示。





图7-38 TVS
29.DIDEO,如图7-39所示。



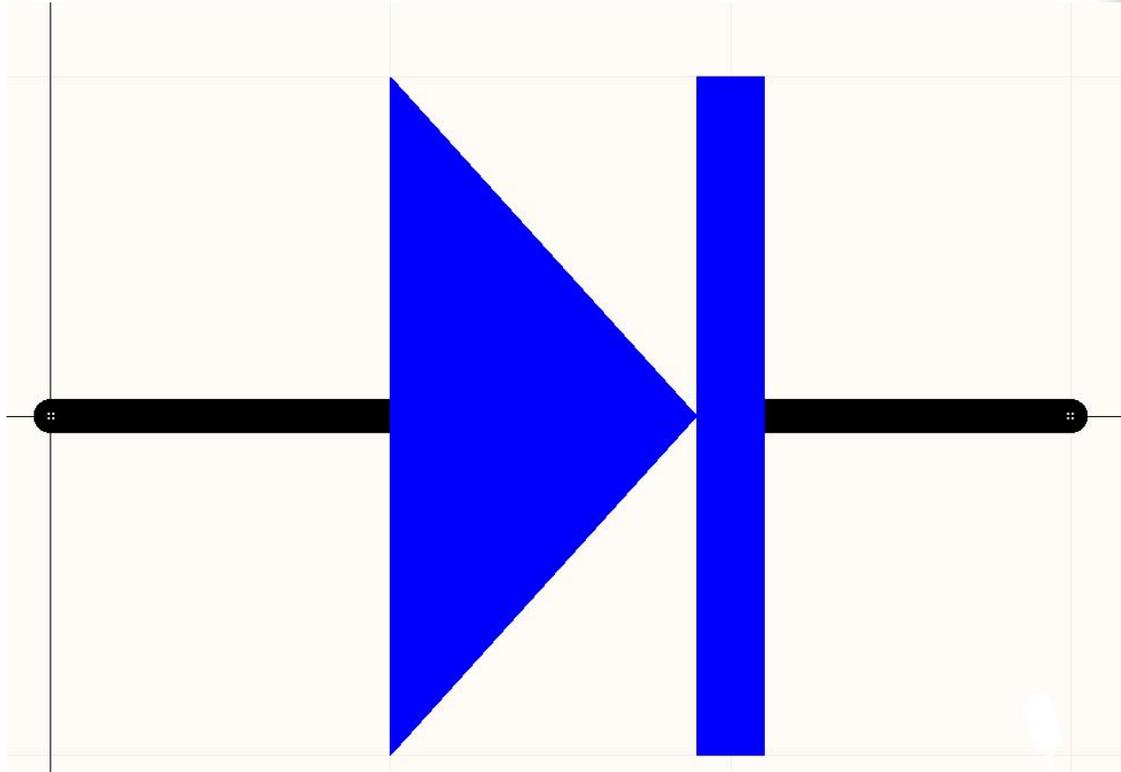


图7-39 DIDEO

任务验证

检查元件引脚编号是否连续且无重复，名称与 datasheet 是否一致。

检查每一个元件是否有错误提示，如引脚电气类型冲突等。

在原理图中调用制作的元件，检查引脚连接是否正常。



掌握原理图元件制作流程，理解元件符号与实际元件引脚功能的对应关系，学会通过元件库管理提高设计效率与复用性，为层次电路图绘制提供准确的元件基础。

2025

谢

谢