

## 一、Altium Designer 20 的智能检测机制

Altium Designer 20 内置了强大的设计规则检查 (DRC) 和电气规则检查 (ERC) 功能, 支持实时或批量检测以下常见错误:

- 电气规则错误
  - 元件标号重复 (如 C19 重复)
  - 网络开路/短路 (如未连接的 GND 或信号线)
  - 电源接地错误 (如悬浮的 GND 标号)
- 物理规则错误
  - 线宽/间距不达标 (如线宽小于 6mil)
  - 过孔尺寸不符合工艺要求 (如外径小于 0.4mm)
  - 阻焊层裂口过小 (如阻焊桥小于 3mil)
- 设计规范错误
  - 丝印层与焊盘间距不足 (如丝印覆盖焊盘)
  - 覆铜连接方式错误 (如花焊盘未优化)

## 二、555 定时电路错误检查步骤

### 1. 案例背景

- 555 定时电路通常包含电阻、电容、IC (如 NE555)、电源引脚等, 常见错误包括:
- 电源未正确连接 (如 VCC 未接)
  - 电容极性错误 (如电解电容反向)
  - 布线间距不足 (如信号线与电源线间距小于 6mil)

### 2. 检测流程

#### (1) 原理图编译检查 (ERC)

步骤:

右键工程文件 → 选择"工程选项" → 进入"错误报告"选项卡 → 将"重复元件标号"设为"致命错误"。

点击"编译原理图", 检查报错信息 (如未命名的网络或悬空电源标号)。

案例应用:

检查 NE555 的引脚是否正确连接 (如 TH 引脚是否接触发信号)。

#### (2) PCB 规则设置 (DRC)

步骤:

进入"设计 → 规则" → 设置线宽 (最小 6mil)、间距 (最小 3.5mil)、过孔尺寸 (内径 12mil, 外径 22mil)。

配置阻焊层规则 (阻焊桥 $\geq$ 3mil) 和丝印层间距 ( $\geq$ 2mil)。

案例应用:

设置 555 芯片的电源引脚 (VCC、GND) 线宽为 14mil, 避免电流过大发热。

#### (3) 自动布线与 DRC 检查

步骤:

使用"自动布线 → 全部"完成布线后, 点击"工具 → 设计规则检查" → 运行批量 DRC。

双击报错信息, 定位到具体位置 (如线间距不足或过孔尺寸错误)。

案例应用:

检查 555 的 TH 引脚与电容连接线是否满足间距要求。

#### (4) 手动检查与修复

步骤:

按 Ctrl+D 隐藏覆铜, 检查飞线是否全部连接。

使用 Shift+S 切换至丝印层，确认元件标号无重叠。

案例应用：

检查 555 的丝印是否清晰，避免阻焊层覆盖引脚。

(5) 插件辅助检测（可选）

工具推荐：

PCB Logo Creator 插件：可自定义检查规则（如丝印层与焊盘间距）。

脚本工具：通过 Python 脚本批量检测特定网络（如电源网络完整性）。

案例应用：

编写脚本检查 555 的 VCC 网络是否全部连接到电源层。

### 三、典型错误与解决方案

错误类型	报错示例	解决方法
电源未连接	"Net VCC has no driving source"	检查电源标号是否悬空，添加电源连接器。
线间距不足	"Clearance Constraint Violation"	调整线宽或重新布线，确保间距 $\geq 3.5\text{mil}$ 。
阻焊桥过小	"Minimum Solder Mask Sliver"	扩大焊盘阻焊开窗或调整阻焊层规则。
元件标号重复	"Duplicate Component Designators"	在原理图中修改重复的元件标号。

### 四、总结

Altium Designer 20 的智能检测功能通过规则设置和自动检查，可覆盖 90% 以上的 PCB 设计错误。对于复杂电路（如 555 定时器），建议结合以下策略：

分阶段检查：先完成原理图编译，再进行 PCB 布线规则设置。

规则优先级管理：将关键规则（如电源网络）设为高优先级。

插件扩展：使用脚本或第三方插件实现定制化检测（如丝印层完整性检查）。

通过上述方法，可显著提升设计效率并降低制造风险。